

09/666.271

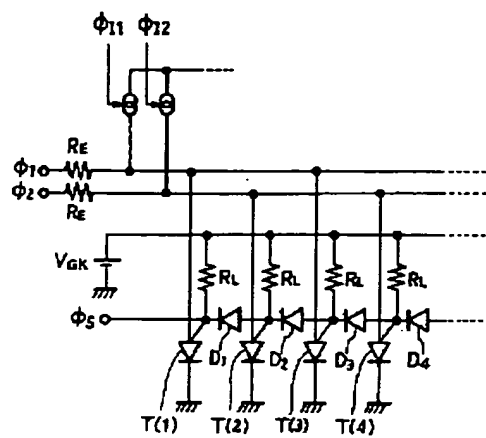
04093271 **Image available**
METHOD FOR DRIVING LIGHT EMITTING ELEMENT ARRAY

PUB. NO.: 05-084971 [*J*P 5084971 A]
PUBLISHED: April 06, 1993 (19930406)
INVENTOR(s): KUSUDA YUKIHISA
 ONO SEIJI
APPLICANT(s): NIPPON SHEET GLASS CO LTD [000400] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 03-086278 [JP 9186278]
FILED: March 26, 1991 (19910326)
INTL CLASS: [5] B41J-002/44; B41J-002/45; B41J-002/455; H01L-033/00;
 G09G-003/14
JAPIO CLASS: 29.4 (PRECISION INSTRUMENTS -- Business Machines); 42.2
 (ELECTRONICS -- Solid State Components); 44.9 (COMMUNICATION
 -- Other)
JAPIO KEYWORD: R002 (LASERS); R116 (ELECTRONIC MATERIALS -- Light Emitting
 Diodes, LED)
JOURNAL: Section: M, Section No. 1456, Vol. 17, No. 414, Pg. 48,
 August 03, 1993 (19930803)

ABSTRACT

PURPOSE: To extend the life of a light emitting element by a method wherein the low level time of a first group clock pulse is made equal to or more than the OFF required min. time of a light emitting element but made shorter than a high level time and a second group clock pulse is set to a high level only when the first group clock pulse is high level and the emission intensity of the light emitting element increases.

CONSTITUTION: Both of transfer clock pulses $f(\text{sub } 1)$, $f(\text{sub } 2)$, are shaping-pulses and also phase shift-pulses wherein low level phases do not overlap with each other and the low level time thereof is equal to or more than the min. time necessary for turning light emitting elements $T_e(1)$ - $T(4)$ OFF and shorter than the high level time of the clock pulses $\phi(\text{sub } 1)$, $\phi(\text{sub } 2)$. Clock pulses $\phi(\text{sub } 1)$, $\phi(\text{sub } 2)$, for modulating emission intensity become a high level only when the corresponding clock pulses $\phi(\text{sub } 1)$, $\phi(\text{sub } 2)$ are a high level and the emission intensity of the light emitting element emitting light at that time is increased. By this constitution, since the light emitting time of each of the light emitting elements becomes long, the emission intensity of the light emitting element can be weakened.



DIALOG(R) File 351:Derwent W
(c) 2000 Derwent Info Ltd. All rts. reserv.

009455325 **Image available**
WPI Acc No: 1993-148850/*199318*
XRPX Acc No: N93-114161

**Drive of light-emitting diode array for printer - by using two drive
control clock pulse groups which differ in pulse time interval**

NoAbstract

Patent Assignee: NIPPON SHEET GLASS CO LTD (NIPG)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5084971	A	19930406	JP 9186278	A	19910326	199318 B

Priority Applications (No Type Date): JP 9186278 A 19910326

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 5084971	A		8	B41J-002/44	

Abstract (Basic): JP 5084971 A

Dwg.1/6

Title Terms: DRIVE; LIGHT; EMIT; DIODE; ARRAY; PRINT; TWO; DRIVE; CONTROL;
CLOCK; PULSE; GROUP; DIFFER; PULSE; TIME; INTERVAL; NOABSTRACT

Derwent Class: P75; T04; U12

International Patent Class (Main): B41J-002/44

International Patent Class (Additional): B41J-002/45; B41J-002/455;

H01L-033/00

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): T04-G04B; T04-G10A; U12-A01A5B

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-84971

(43) 公開日 平成5年(1993)4月6日

(51) Int.Cl.⁴ 識別記号 庁内整理番号 F I 技術表示箇所

B 4 1 J 2/44

2/45

2/455

H 0 1 L 33/00

J 8934-4M

9110-2C

B 4 1 J 3/21

L

審査請求 未請求 請求項の数6(全8頁) 最終頁に続く

(21) 出願番号 特願平3-86278

(22) 出願日 平成3年(1991)3月26日

(71) 出願人 000004008

日本板硝子株式会社

大阪府大阪市中央区道修町3丁目5番11号

(72) 発明者 楠田 幸久

大阪府大阪市中央区道修町3丁目5番11号

日本板硝子株式会社内

(72) 発明者 大野 誠治

大阪府大阪市中央区道修町3丁目5番11号

日本板硝子株式会社内

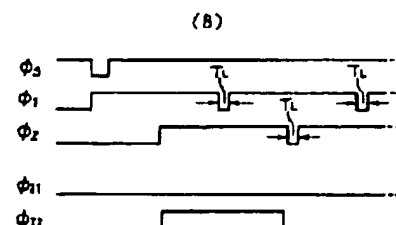
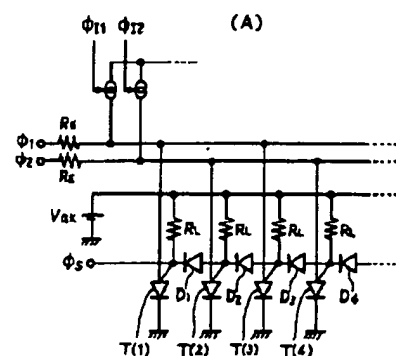
(74) 代理人 弁理士 土屋 勝

(54) 【発明の名称】 発光素子アレイの駆動方法

(57) 【要約】

【構成】 発光素子の発光状態を他の発光素子に転送するための信号である第1群のクロックパルス ϕ_1 、 ϕ_2 はいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスであり、そのローレベル時間 T_L は上記発光素子のオフに要する最小時間とし、上記発光素子の発光強度を増大させるための信号である第2群のクロックパルス ϕ_{11} 、 ϕ_{12} は、対応する第1群のクロックパルス ϕ_1 、 ϕ_2 がハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させたいときのみハイレベルとなる。

【効果】 各発光素子の発光時間が長くなり、その結果、発光素子に一定のエネルギーを放射させるには、発光素子の発光強度は弱くてよいから、第2群のクロックパルスのハイレベルでの電流量は小さくて済み、発光素子を長寿命化させることになる。



1

【特許請求の範囲】

【請求項1】しきい電圧もしくはしきい電流を制御するためのゲート電極と、外部電圧もしくは外部電流が印加されるアノード電極とを有する発光素子を一次元的、二次元的もしくは三次元的に多数個配列し、

上記各発光素子のゲート電極をこの発光素子の近傍に位置する少なくとも1つの上記発光素子のゲート電極と電気的手段を介して接続してネットワーク配線を形成し、

上記発光素子の発光状態を他の発光素子に転送するための信号である第1群のクロックパルスをそれぞれ個別に印加する複数本のクロックラインを、上記各発光素子のアノード電極に一本ずつ接続し、

上記発光素子の発光強度を増大させるための信号である第2群のクロックパルスを提供する電流源を、上記各クロックラインに個別に接続した発光素子アレイの駆動方法において、

上記第1群のクロックパルスはいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスであり、

上記第1群のクロックパルスのローレベル時間は、上記発光素子のオフに要する最小時間、もしくはそれ以上の時間であって上記第1群のクロックパルスのハイレベル時間よりも十分に短い時間であり、

上記第2群のクロックパルスは、対応する第1群のクロックパルスがハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させるときのみハイレベルとなることを特徴とする発光素子アレイの駆動方法。

【請求項2】しきい電圧もしくはしきい電流を制御するためのゲート電極と、外部電圧もしくは外部電流が印加されるアノード電極とを有するスイッチ素子及び発光素子それぞれ1つずつからなる組を一次元的、二次元的もしくは三次元的に多数個配列し、

上記各スイッチ素子のゲート電極を、このスイッチ素子の近傍に位置する少なくとも1つのスイッチ素子のゲート電極、及び上記各スイッチ素子と組をなす発光素子のゲート電極と電気的手段を介して接続してネットワーク配線を形成し、

上記スイッチ素子のオン状態及び上記発光素子の発光状態を他のスイッチ素子及び発光素子の組にそれぞれ転送するための信号である第1群のクロックパルスをそれぞれ個別に印加する複数本のクロックラインを、上記各スイッチ素子のアノード電極に一本ずつ接続し、

上記発光素子の発光強度を増大させるための信号である第2群のクロックパルスを提供する電流源を、上記各発光素子のアノード電極に接続した発光素子アレイの駆動方法において、

上記第1群のクロックパルスはいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスであり、

2

上記第1群のクロックパルスのローレベル時間は、上記スイッチ素子のオフに要する最小時間、もしくはそれ以上の時間であって上記第1群のクロックパルスのハイレベル時間よりも十分に短い時間であり、

上記第2群のクロックパルスは、対応する発光素子が発光状態であり、かつ、そのとき発光している発光素子の発光強度を増大させるときのみハイレベルとなることを特徴とする発光素子アレイの駆動方法。

【請求項3】上記クロックラインの本数が、上記発光素子の発光状態を他の発光素子に転送するのに必要な最小限の本数である請求項1又は2記載の発光素子アレイの駆動方法。

【請求項4】上記クロックラインの本数が、上記発光素子の発光状態を他の発光素子に転送するのに必要な最小限の本数よりも多い本数である請求項1又は2記載の発光素子アレイの駆動方法。

【請求項5】上記第1のクロックパルスのローレベル時間が $1\mu\text{s}$ 以上かつ $10\mu\text{s}$ 以下である請求項1、2、3または4記載の発光素子アレイの駆動方法。

【請求項6】発光強度が増大させられているときの上記発光素子の発光強度と、その発光強度が増大させられた時間との積が、光プリンタの感光ドラムを感光させるための最低値、又はそれ以上であってそれに十分近い値である請求項1、2、3、4または5記載の発光素子アレイの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、多数個の発光素子を同一基板上に集積することにより形成された発光素子アレイの駆動方法に関し、特にこの発光素子アレイの長寿化に関する。

【0002】

【従来の技術】多数個の発光素子を同一基板上に集積した発光素子アレイはその駆動用ICと組み合わせて光プリンタ等の書き込み用光源として利用されている。本発明者らは発光素子アレイの構成要素としてPNPN構造を持つ発光サイリスタに注目し、発光点の自己走査が実現できることを既に特許出願（特開平1-238962号、特開平2-14584号、特開平2-92650号、特開平2-92651号）し、光プリンタ用光源として実装上簡便となること、発光素子ピッチを細かくできること、コンパクトな発光装置を作製できること等を示した。

【0003】本発明者らが行ったこれらの発明の一例として、特開平2-14584号に示すダイオードによる電位結合を用いた、2相クロック駆動により自己走査が可能な発光素子アレイを図4に示す。 ϕ_1 、 ϕ_2 は共に、ハイレベル時間とローレベル時間との比（デューティ比）がほぼ1:1である転送用クロックパルスであり、 V_{cc} は電源（通常5V）である。T(1)～T

(5) は発光素子として用いられる発光サイリスタ、 $D_1 \sim D_5$ は電位結合用ダイオード、 $G_1 \sim G_5$ は発光サイリスタ $T(1) \sim T(5)$ のゲート電極である。 R_1 はゲート電極の負荷抵抗であり、ゲート電極への電流を制限する。

【0004】動作を簡単に説明する。まず転送用クロックパルス ϕ の電圧がハイレベルで、発光サイリスタ $T(2)$ がオン状態（発光状態）であるとする。このとき、ゲート電極 G_2 の電位は V_{G1} の 5V からほぼ 0V にまで低下する。この電位降下の影響はダイオード D_2 によってゲート電極 G_2 に伝えられ、その電位を約 1V に設定する。しかし、ダイオード D_1 は逆バイアス状態であるためゲート電極 G_1 への電位の接続は行われず、ゲート電極 G_1 の電位は 5V のままとする。発光サイリスタのオン電位は、ゲート電極電位 + 拡散電位（約 1V）で近似されるから、次の転送用クロックパルス ϕ のハイレベル電圧は約 2V（発光サイリスタ $T(3)$ をオンさせるために必要な電圧）以上でありかつ約 4V（発光サイリスタ $T(5)$ をオンさせるために必要な電圧）以下に設定しておけば発光サイリスタ $T(3)$ のみがオンし、これ以外の発光サイリスタはオフのままにすることができる。従って 2 本の転送用クロックパルスで発光状態が転送されることになる。

【0005】図 5 は、図 4 の発光素子アレイを同一半導体基板上に形成した場合の例を示す。N 型 GaAs 基板上に GaAs の PNP 構造を形成し、ホトエッチング等の手法により図 5 の構造を形成する。

【0006】光プリンタの感光ドラムに画像を書き込む（感光させる）ためには、ある最低エネルギー以上のエネルギーを感光ドラムに与えることが必要である。感光ドラムに与えられるエネルギーは、画像を書き込みたい位置に相当する発光素子の発光時間とこの素子の発光強度との積で与えられる。よって、図 4 の発光素子アレイを光プリンタ用光源として使用するためには、発光点の転送のみならず、発光強度の変調が必要となるが、この方法は特開平 1-238962 号により示されている。

【0007】図 6 に、特開平 1-238962 号による、発光素子の発光強度変調を行うための発光素子アレイの駆動方法を簡略化した駆動方法が示されている。図 6 の回路は、発光強度変調用のクロックパルス（電流パルス） ϕ_{i1} 及び ϕ_{i2} を提供するクロックラインが、転送用クロックパルス ϕ 及び ϕ を提供するクロックラインにそれぞれ接続されている以外は図 4 と同一である。転送用クロックパルス ϕ 及び ϕ は共にハイレベル時間とローレベル時間との比（デューティ比）がほぼ 1:1 でありかつ互いに略反転パルスである。発光強度変調用クロックパルス ϕ_{i1} 及び ϕ_{i2} は、画像を書き込みたい位置に相当する発光素子が発光状態にあるときのみハイレベルとなる（その電流値は、このときの発光時間と発光強度との積が、感光ドラムに画像を書き込むための最

低エネルギー以上となるように設定される）。その結果、対応するクロックラインに電流が印加され、画像を書き込みたい位置に相当する発光素子の発光強度は増大し、感光ドラムに前記最低エネルギーを与えることができる。

【0008】

【発明が解決しようとする課題】しかし、上述の方法により、画像を書き込みたい位置に相当する発光素子の発光強度を増大させると、発光素子に流れる電流量も増加する。発光素子の寿命は、その素子に流れる電流量の増加に伴って加速度的に短くなることが知られており、特に大電流が流れた場合、発光素子の寿命は著しく低下する。従って、特開平 1-238962 号の方法で発光強度の変調を行うと、発光素子の寿命を短くしてしまうことになる。

【0009】本発明の目的は、発光素子の寿命を短くすることなく、発光素子の発光強度変調を行うことのできる発光素子アレイの駆動方法を提供することである。

【0010】

【課題を解決するための手段】上記目的を解決するために、本発明の発光素子アレイの駆動方法は、すべての発光素子の発光時間を従来に比べて長時間化させる構成とした。すなわち、本発明の、しきい電圧もしくはしきい電流を制御するためのゲート電極と、外部電圧もしくは外部電流が印加されるアノード電極とを有する発光素子を一次的、二次元的もしくは三次的に多数個配列し、上記各発光素子のゲート電極をこの発光素子の近傍に位置する少なくとも 1 つの上記発光素子のゲート電極と電気的手段を介して接続してネットワーク配線を形成し、上記発光素子の発光状態を他の発光素子に転送するための信号である第 1 群のクロックパルスをそれぞれ個別に印加する複数本のクロックラインを、上記各発光素子のアノード電極に一本ずつ接続し、上記発光素子の発光強度を増大させるための信号である第 2 群のクロックパルスを提供する電流源を、上記各クロックラインに個別に接続した発光素子アレイの駆動方法は、上記第 1 群のクロックパルスがいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスであり、上記第 1 群のクロックパルスのローレベル時間が、上記発光素子のオフに要する最小時間もしくはそれ以上の時間であって上記第 1 群のクロックパルスのハイレベル時間よりも十分に短い時間であり、上記第 2 群のクロックパルスが、対応する第 1 群のクロックパルスがハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させるときのみハイレベルとなることを特徴とする。

【0011】つまり、従来の転送用クロックパルスは、ハイレベル時間とローレベル時間との比がほぼ 1:1 となるようにしていたが、本発明においては、各転送用クロックパルスについてハイレベル時間がローレベル時間

5

よりも転送動作に差し支えない程度(ローレベル時間が発光素子のオフに要する最小時間以上となる)に十分長い整形パルスとなり、かつ、互いにローレベル時間の重なりがない位相シフトパルスとなるようにする。それと同時に、発光強度変調用クロックパルスは、対応する転送用クロックパルスがハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させるときのみハイレベルとする。

【0012】本発明における、転送用クロックパルスをそれぞれ個別に印加するクロックラインの本数は、発光状態の転送動作に必要な最小限の本数で十分であるが、さらに発光時間を長く取るために発光状態の転送動作に必要な最小限の本数以上の本数であってもよい。また、発光強度が増大させられた時間とそのときの発光強度との積は、感光ドラムに画像を書き込むための最低エネルギー以上となるように設定される。さらに、本発明は、スイッチ素子と発光素子を共に配列することにより形成された発光素子アレイにも適用することが可能である。

【0013】

【作用】本発明により、個々の発光素子の発光時間が従来に比べて大巾に長くなるから、上述の最低エネルギーを感光ドラムに与える場合、発光強度を増大させたときの発光素子の発光強度を従来よりも大巾に弱くすることができる。すなわち、発光強度変調用のクロックパルス(電流パルス)のハイレベル時での電流を小さくすることができるから、発光強度を増大させる発光素子に流れる電流量を少なくでき、それにより発光素子の寿命を長寿化することができる。

【0014】

【実施例】以下、本発明の実施例について、図1、図2及び図3を参照しながら説明する。図1は、本発明の第1の実施例を示す図であって、(A)の部分の回路構成は図5と同一である。

【0015】転送用パルス ϕ_1 、 ϕ_2 はいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスである。また転送用パルス ϕ_1 、 ϕ_2 は、共に、ローレベル時間が約 $1\mu s$ (発光素子が完全にオフ状態になるために必要な時間)にセットされている。さらに、発光強度変調用クロックパルス ϕ_{11} 、 ϕ_{12} は、それぞれ対応する転送用クロックパルス ϕ_1 、 ϕ_2 がハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させたいときのみハイレベルとなる。本実施例においては、発光素子T(2)のみにて発光強度を増大させる。

【0016】動作を説明する。まず、スタートパルス ϕ をローレベル(約0V)にすると同時に転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とし、発光素子T(1)を発光させる。その後すぐ、スタートパルス ϕ はハイレベルに戻される。

【0017】次に、発光素子T(1)の発光状態を発光

6

素子T(2)へ転送するために、発光素子T(1)が発光したままの状態転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とする。すると発光素子T(2)のみが発光する。発光素子T(2)が発光した後であってそれとほぼ同じ時刻に発光強度変調用クロックパルス ϕ_{12} をハイレベルとする。すると、発光素子T(2)へ流れる電流が増え、発光素子T(2)は発光強度を増す。

【0018】次に、転送用クロックパルス ϕ_1 をローレベル(約0V)とする。すると、発光素子T(1)はオフ状態となるが、発光素子が完全にオフ状態になるためには、通常 $1\mu s$ 程度の時間が必要であるから、次に転送用クロックパルス ϕ_1 をハイレベルとして発光素子T(3)を発光させるまでの時間(転送用クロックパルスのローレベル時間 T_L)は約 $1\mu s$ にセットされている。その後、転送用クロックパルス ϕ_1 により発光素子T(3)が発光状態となった後に発光強度変調用クロックパルス ϕ_{13} をローレベルとする。発光素子T(2)の発光強度が通常の発光強度へ戻った後であってそれとほぼ同時に転送用クロックパルス ϕ_1 をローレベル(約0V)とする。すると、発光素子T(2)はオフ状態となる。以下、同様の動作により発光素子の発光状態は順次T(1)、T(2)、T(3)、-----と転送される。

【0019】以上述べたように発光素子の発光状態は転送されてゆくが、これらの動作中において発光素子T(2)の発光が増大させられた時間とそのときの発光強度との積は、光プリンタの感光ドラムに画像を書き込むための最低エネルギー以上であってそれに十分近い値を取るよう発光強度をなるべく弱く制御されている。この場合、発光素子T(2)の発光時間が図5の駆動方法に比べて約3倍に増えているので、発光強度すなわち発光強度変調用クロックパルスのハイレベル時での電流は約 $1/3$ の大きさによいことになる。つまり発光素子T(2)に流れ込む電流量を低減できるので、発光素子T(2)ひいては発光素子アレイ全体を長寿化させることができる。

【0020】図2は、本発明の第2の実施例を示す図であって、(A)はクロックライン部分を除き図1及び図5と同一である。本実施例においては、クロックラインを3本用い、それらを発光素子の配列に従って各発光素子に接続している。また、発光強度変調用クロックパルスを提供する電流源が、上記3本のクロックラインに個別に接続されている。

【0021】転送用クロックパルス ϕ_1 、 ϕ_2 、 ϕ_3 はいずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスである。また転送用クロックパルス ϕ_1 、 ϕ_2 、 ϕ_3 は、共に、ローレベル時間が約 $1\mu s$ (発光素子が完全にオフ状態になるために必要な時間)にセットされている。さらに、発光強

度変調用クロックパルス ϕ_{11} 、 ϕ_{12} 、 ϕ_{13} は、それぞれ対応する転送用クロックパルス ϕ_1 、 ϕ_2 、 ϕ_3 がハイレベルであり、かつ、そのとき発光している発光素子の発光強度を増大させたいときのみハイレベルとなる。本実施例においては、発光素子T(2)のみについて発光強度を増大させる。

【0022】動作を説明する。まず、スタートパルス ϕ をローレベル(約0V)にすると同時に転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とし、発光素子T(1)を発光させる。その後すぐ、スタートパルス ϕ はハイレベルに戻される。

【0023】次に、発光素子T(1)の発光状態を発光素子T(2)へ転送するために、発光素子T(1)が発光したままの状態転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とする。すると発光素子T(2)のみが発光する。発光素子T(2)が発光した後であってそれとほぼ同じ時刻に発光強度変調用クロックパルス ϕ_{12} をハイレベルとする。すると、発光素子T(2)へ流れる電流が増え、発光素子T(2)は発光強度を増す。

【0024】次に、発光素子T(2)の発光状態を発光素子T(3)へ転送するために、発光素子T(1)及びT(2)が発光したままの状態転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とする。

【0025】次に、転送用クロックパルス ϕ_1 をローレベル(約0V)とする。すると、発光素子T(1)はオフ状態となるが、発光素子が完全にオフ状態になるためには、通常1 μ s程度の時間が必要であるから、次に転送用クロックパルス ϕ_1 をハイレベルとして発光素子T(4)を発光させるまでの時間(転送用クロックパルスのローレベル時間: T_1)は約1 μ sにセットされている。T₁時間後、再び転送用クロックパルス ϕ_1 はハイレベルとなり発光素子T(4)が発光状態となる。

【0026】次に、発光強度変調用クロックパルス ϕ_{12} をローレベルとし発光素子T(2)の発光強度を通常の発光強度へ戻した後であってそれとほぼ同時刻に、転送用クロックパルス ϕ_1 をローレベル(約0V)とする(このとき、発光素子T(1)及びT(2)が発光していた時間は同じ長さとする)。すると、発光素子T(2)はオフ状態となる。上述の理由により、次に転送用クロックパルス ϕ_1 をハイレベルとして発光素子T(5)を発光させるまでの時間(転送用クロックパルスのローレベル時間: T_1)は約1 μ sにセットされている。以下、同様の動作により発光状態は順次T(1)、T(2)、T(3)、-----と転送される。

【0027】以上述べたように各発光素子の発光状態は転送されてゆくが、これらの動作中において、発光素子T(2)の発光強度を増大させた時間とそのときの発光強度との積は、光プリンタの感光ドラムに画像を書き込むための最低エネルギー以上であってそれに十分近い値

を取るように発光強度をなるべく弱く制御されている。この場合、発光素子T(2)の発光時間が図5の駆動方法に比べて約4.5倍に増えているので、発光強度すなわち発光強度変調用クロックパルスのハイレベル時での電流は約1/4.5の大きさでよいことになる。つまり図1に示された方法よりもさらに発光素子T(2)に流れる電流量を低減できるので、発光素子T(2)ひいては発光素子アレイ全体の寿命はより一層長寿命化させられる。

【0028】図3は、本発明の第3の実施例を示す図であって、(A)の部分の上半分の回路は、図6で発光素子T(1)~T(4)をスイッチ素子S(1)~S(4)に置き換えたものである。各スイッチ素子のゲート電極は、それぞれそのスイッチ素子と組をなす1個の発光素子のゲート電極に接続されている。その結果各発光素子は、対応するスイッチ素子がオン状態であれば発光状態となる。さらに、この発光素子のアノード電極には、発光強度変調用クロックパルス ϕ_{12} 、 ϕ_{13} を供給する電流源が接続されている。

【0029】転送用クロックパルス ϕ_1 、 ϕ_2 は、いずれも整形パルスであって、かつ、互いにローレベル時間の重なりがない位相シフトパルスである。また転送用クロックパルス ϕ_1 、 ϕ_2 は、共にローレベル時間が約1 μ s(発光素子が完全にオフ状態になるために必要な時間)にセットされている。さらに、発光強度変調用クロックパルスは、対応する発光素子が発光状態であり、かつ、そのとき発光している発光素子の発光強度を増大させるときのみハイレベルとなる。本実施例においては、発光素子T(2)のみについて発光強度を増大させるので、転送用クロックパルス ϕ_1 がハイレベルとなり発光素子T(2)が発光しているときのみ発光強度変調用クロックパルス ϕ_{12} をハイレベルとする。

【0030】動作を説明する。まず、スタートパルス ϕ をローレベル(約0V)にすると同時に転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とし、スイッチ素子S(1)をオンさせる。すると発光素子T(1)は発光状態となる。その後すぐ、スタートパルス ϕ はハイレベルに戻される。

【0031】次に、スイッチ素子S(1)のオン状態をスイッチ素子S(2)へ転送するために、S(1)がオンしたままの状態転送用クロックパルス ϕ_1 をハイレベル(約2~約4V)とする。すると、スイッチ素子S(2)がオン状態となり、発光素子T(2)が発光状態となる。スイッチ素子S(2)及び発光素子T(2)がオン又は発光した後であってそれとほぼ同じ時刻に発光強度変調用クロックパルス ϕ_{12} をハイレベルとする。すると、発光素子T(2)へ流れる電流が増え、発光素子T(2)は発光強度を増す。

【0032】次に、転送用クロックパルス ϕ_1 をローレベル(約0V)とする。すると、発光素子S(1)はオ

フ状態となるが、スイッチ素子が完全にオフ状態になるためには、通常 $1\mu s$ 程度の時間が必要であるから、次に転送用クロックパルス ϕ_1 をハイレベルとしてスイッチ素子S(3)を発光させるまでの時間(転送用クロックパルスのローレベル時間: T_1)は約 $1\mu s$ にセットされている。その後、転送用クロックパルス ϕ_1 によりスイッチ素子S(3)がオン状態となった後に発光強度変調用クロックパルス ϕ_{11} をローレベルとする。発光素子T(2)の発光強度が通常の発光強度へ戻った後であってそれとほぼ同時に転送用クロックパルス ϕ_1 をローレベル(約0V)とする。すると、スイッチ素子S(2)及び発光素子T(2)はオフ状態となる。以下、同様の動作によりスイッチ素子のオン状態及び発光素子の発光状態は順次S(1)、S(2)、S(3)、.....、順次T(1)、T(2)、T(3)、.....と転送される。

【0033】以上述べたようにスイッチ素子のオン状態及び発光素子の発光状態は転送されてゆくが、これらの動作中において、発光素子T(2)の発光強度を増大させた時間とそのときの発光強度との積は、光プリンタの感光ドラムに画像を書き込むための最低エネルギー以上であってそれに十分近い値を取るよう発光強度をなるべく弱く制御されている。この場合、発光素子T(2)の発光時間が図5の駆動方法に比べて約3倍に増えているので、発光強度すなわち発光強度変調用クロックパルスのハイレベル時での電流は約 $1/3$ の大きさでよいことになる。つまり発光素子T(2)に流れる電流量を低減できるので、発光素子T(2)ひいては発光素子アレイ全体の寿命はより一層長寿命化させられる。

【0034】なお、上述の実施例においては、クロックラインの本数が2本及び3本の例を示したが、本発明はこれに限定されるものではなく、クロックラインの本数を4本以上で実施することも可能である。その場合さらなる発光素子アレイの長寿命化が期待できる。また、以上の説明においては、転送用クロックパルスはハイレベル及びローレベルの2相駆動型であったが、本発明は3相駆動型の転送用クロックパルスにも適用できる。さらに各発光素子の結合部分はダイオードに限らず、トランジスタ、抵抗などの電気的結合手段であってもよい。さらに、本発明が適用できる発光素子アレイは、上述のよ

うな発光素子を一次元的に配列した発光素子アレイに限るものではなく、発光素子を二次元的または三次元的に配列した発光素子アレイであってもよい。

【0035】

【発明の効果】本発明により発光素子アレイを構成する各発光素子が長寿命化されるので、発光素子アレイを使用した機器の長期信頼性を増すことができる。

【図面の簡単な説明】

【図1】本発明の発光素子アレイの駆動方法の第1の実施例を示す図。

【図2】本発明の発光素子アレイの駆動方法の第2の実施例を示す図。

【図3】本発明の発光素子アレイの駆動方法の第3の実施例を示す図。

【図4】特開平2-14584号において提出された発光素子アレイの駆動方法を示す図。

【図5】図4に示した発光素子アレイの部分断面構造概略図。

【図6】特開平1-238962号において提案された発光素子アレイの駆動方法を簡略化した駆動方法を示す図。

【符号の説明】

T(1) 発光素子

T(2) 発光素子

T(3) 発光素子

T(4) 発光素子

T(5) 発光素子

D₁ 結合用ダイオード

D₂ 結合用ダイオード

D₃ 結合用ダイオード

D₄ 結合用ダイオード

D₅ 結合用ダイオード

ϕ_1 転送用クロックパルス

ϕ_2 転送用クロックパルス

ϕ_3 転送用クロックパルス

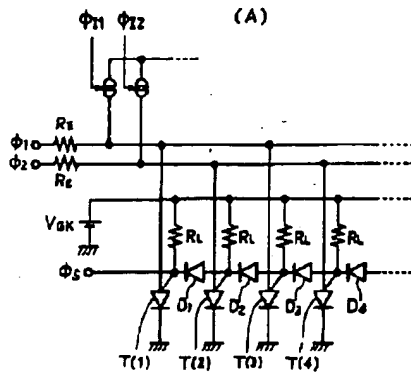
ϕ_{11} 発光強度変調用クロックパルス

ϕ_{12} 発光強度変調用クロックパルス

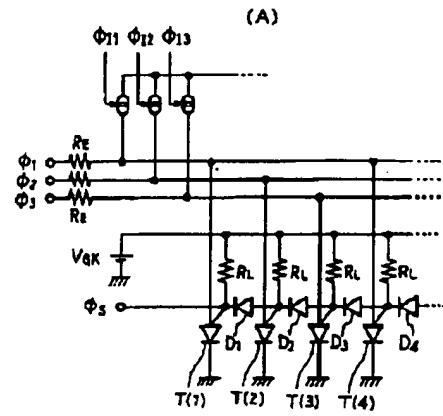
ϕ_{13} 発光強度変調用クロックパルス

ϕ_0 スタートパルス

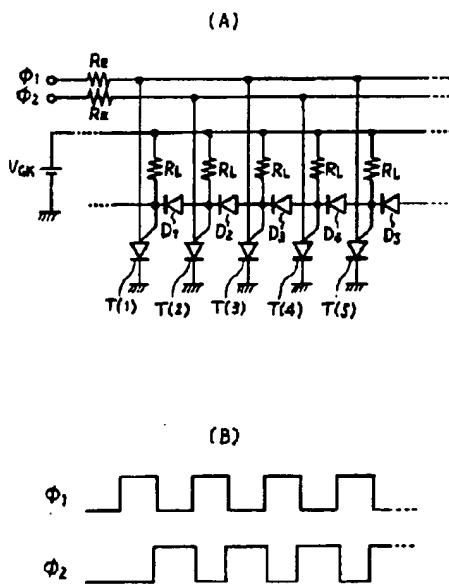
【図1】



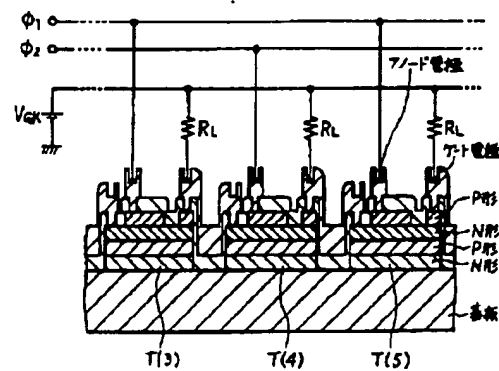
【図2】



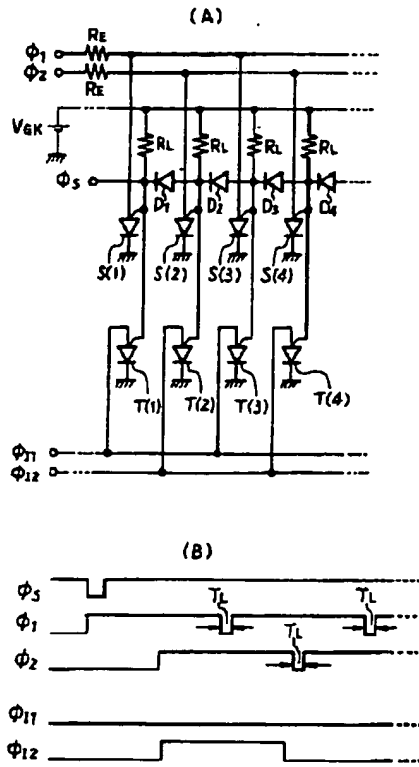
【図4】



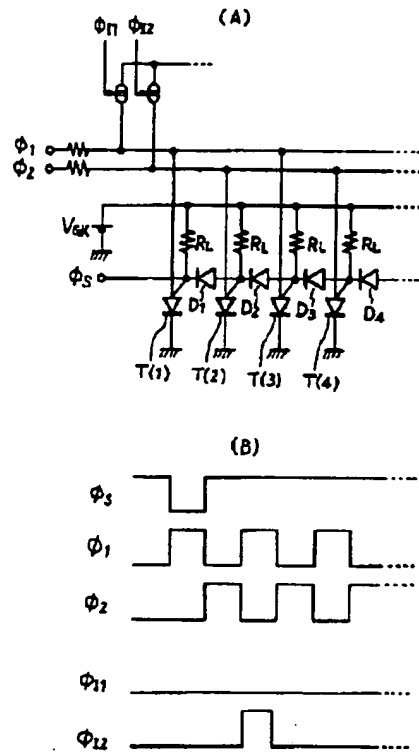
【図5】



【図3】



【図6】



フロントページの続き

(51) Int. Cl.⁶

// G 0 9 G 3/14

識別記号

庁内整理番号

8621-5G

F I

技術表示箇所